

1/5/1 (Item 1 from file: 351)
DIALOG(R) File 351:Derwent WPI
(c) 2005 Thomson Derwent. All rts. reserv.

014889871 **Image available**
WPI Acc No: 2002-710577/ 200277
XRPX Acc No: N02-560481

High frequency serial capacitance element for high pass through filter,
has high impedance track with strip conductors having width narrower than
that of parallel plate electrode connected to track

Patent Assignee: MITSUBISHI ELECTRIC CORP (MITQ)

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 2002252330	A	20020906	JP 200149305	A	20010223	200277 B

Priority Applications (No Type Date): JP 200149305 A 20010223

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
JP 2002252330	A	11	H01L-027/04	

Abstract (Basic): JP 2002252330 A

NOVELTY - A parallel plate electrode (5a) having area smaller than
that of another parallel plate electrode (5b) is connected to a high
impedance track (6). The track having strip conductors (3a,3b) with
width narrower than that of the plate electrode (5a).

DETAILED DESCRIPTION - An INDEPENDENT CLAIM is included for high
pass through filter.

USE - For high pass through filter (claimed) used in VHF and UHF
belts and microwave and millimeter waveband applications.

ADVANTAGE - Decreases capacitance value error of a high frequency
serial capacitance element even when the dislocation generated between
the parallel plate electrodes.

DESCRIPTION OF DRAWING(S) - The figure shows an explanatory view of
the high frequency serial capacitance elements.

Strip conductors (3a,3b)

Parallel plate electrodes (5a,5b)

High impedance track (6)

pp; 11 DwgNo 3/15

Title Terms: HIGH; FREQUENCY; SERIAL; CAPACITANCE; ELEMENT; HIGH; PASS;
THROUGH; FILTER; HIGH; IMPEDANCE; TRACK; STRIP; CONDUCTOR; WIDTH; NARROW;
PARALLEL; PLATE; ELECTRODE; CONNECT; TRACK

Derwent Class: U11; U12; U13; W02

International Patent Class (Main): H01L-027/04

International Patent Class (Additional): H01L-021/822; H01P-001/203;

H03H-007/075

File Segment: EPI

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2002-252330

(P2002-252330A)

(43)公開日 平成14年9月6日(2002.9.6)

(51)IntCl. ⁷	識別記号	F I	テマコード(参考)
H 0 1 L 27/04		H 0 1 P 1/203	5 F 0 3 8
21/822		H 0 3 H 7/075	Z 5 J 0 0 6
H 0 1 P 1/203		H 0 1 L 27/04	C 5 J 0 2 4
H 0 3 H 7/075			A

審査請求 未請求 請求項の数 5 O L (全 11 頁)

(21)出願番号 特願2001-49305(P2001-49305)

(22)出願日 平成13年2月23日(2001.2.23)

(71)出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72)発明者 大和田 哲

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(72)発明者 大橋 英征

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(74)代理人 100066474

弁理士 田澤 博昭 (外1名)

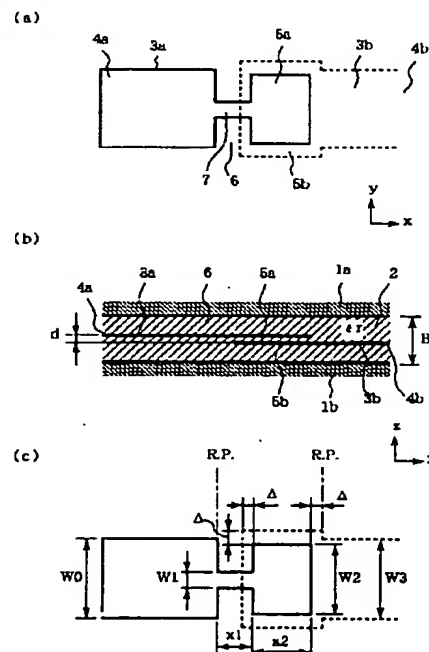
最終頁に続く

(54)【発明の名称】 高周波直列容量素子およびこれを用いた高域通過フィルタ

(57)【要約】

【課題】 容量値誤差が少ない高周波直列容量素子を得る。

【解決手段】 平行平板電極5aの面積を平行平板電極5bの面積よりも小さく形成すると共に、平行平板電極5aよりも幅の狭いストリップ導体7で形成された高インピーダンス線路6を接続するようにした。平行平板電極5a、5b相互で位置ずれが発生しても、重ね合わせられた部分の面積は、ほとんど変化することがなく、また、位置ずれが高インピーダンス線路6にまで及んだ場合においても、面積の変化による容量値の変化を、高インピーダンス線路の長さの変化によるインダクタンスの変化により相殺することができ、高周波直列容量素子の容量値誤差を少なくすることができる。



【特許請求の範囲】

【請求項1】 第1および第2の地導体間に設けられた誘電体層と、上記誘電体層内に略平行に一部が重ね合わせられるように配置され、その重ね合わせられた部分により第1および第2の平行平板電極からなる平行平板容量素子を形成する第1および第2のストリップ導体とを備えた高周波直列容量素子において、第1のストリップ導体は、第1の平行平板電極の面積を第2の平行平板電極の面積よりも小さく形成すると共に、その第1の平行平板電極にその第1の平行平板電極の幅よりも狭い幅のストリップ導体で形成された高インピーダンス線路を接続したことを特徴とする高周波直列容量素子。

【請求項2】 第2のストリップ導体は、第2の平行平板電極にその第2の平行平板電極の幅よりも狭い幅のストリップ導体で形成された高インピーダンス線路を接続したことを特徴とする請求項1記載の高周波直列容量素子。

【請求項3】 第1および第2の平行平板電極相互の位置ずれによって生じる平行平板容量素子のリアクタンス変化量を、同じく位置ずれによって生じる高インピーダンス線路のリアクタンス変化量により相殺するように、その高インピーダンス線路のストリップ導体の幅を設定したことを特徴とする請求項1または請求項2記載の高周波直列容量素子。

【請求項4】 並列インダクタンス回路と直列キャパシタンス回路とを交互に接続してなる高域通過フィルタにおいて、上記直列キャパシタンス回路は、請求項1から請求項3のうちのいずれか1項記載の高周波直列容量素子を適用したことを特徴とする高域通過フィルタ。

【請求項5】 並列インダクタンス回路として、遮断周波数において $\lambda/4$ 波長以上の電気長を有するオープンスタブを適用したことを特徴とする請求項4記載の高域通過フィルタ。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、主としてVHF帯、UHF帯、マイクロ波帯、およびミリ波帯で用いられる高周波直列容量素子およびこれを用いた高域通過フィルタに関するものである。特に、LTCC (Low Temperature Co-fired Ceramics: 低温焼成セラミクス) 等の材料で構成された多層基板を用いて構成した高周波回路に関係が深い。

【0002】

【従来の技術】図13は例えばIngo E. Losch, "Design Procedure for Inhomogeneous Coupled Line Sections", IEEE Trans. on MTT, vol. 36, No. 7, July 1988, pp. 1186-1190に示された従来の高周波直列容量素子を示す構成図であり、図において、1a、

1bは地導体、2aは誘電体基板、2b、2cは誘電体層または空気層であり、2a~2cにより、地導体1a、1b間に設けられた誘電体層2を構成する。3a、3bは誘電体基板2aの上下面に形成されたストリップ導体である。これらストリップ導体3a、3bは、誘電体層2内に略平行に一部が重ね合わせられるように配置され、両端に入力線路4a、出力線路4b、その重ね合わせられた部分により平行平板電極5a、5bからなる平行平板容量素子が形成されている。

10 【0003】次に動作について説明する。図13に示したような、多層誘電体基板を用いたストリップ線路構造、あるいは、サスペンデッドストリップ線路構造では、このような直列容量素子を比較的容易に実現できる。特に、近年急速に高周波回路で用いられるようになったLTCC (Low Temperature Co-fired Ceramics: 低温焼成セラミクス) 多層回路では、極めて薄い誘電体層を形成でき、コンパクトながら大きな静電容量を得ることが可能である。

20 【0004】ところで、図13に示したような従来の直列容量素子では、2つのストリップ導体3a、3b相互の位置関係が重要になる。図14は従来の2つのストリップ導体相互の位置関係を示す説明図であり、図14(a)は2つのストリップ導体3a、3b相互に位置ずれが全くない場合、図14(b)は2つのストリップ導体3a、3b相互に2方向に位置ずれがある場合を示したものである。図14において、 Δ は2つのストリップ導体パターン相互の位置合わせ公差を示している。位置ずれが起きると、2つのストリップ導体3a、3bで構成される平行平板部分の面積が大きく変化し、この結果、静電容量値が低下する。このように、実際に図13のような直列容量素子を構成する場合、2つのストリップ導体3a、3b間の位置合わせが重要であることがわかる。しかしながら、 Δ の値は0にすることは現実の問題として不可能であるから、図13の静電容量値は、 Δ の大きさに対応した平行平板部分の面積変化を避けることができず、結果的に容量値にはばらつきが生じるという問題がある。

40 【0005】また、LTCC多層回路では、ストリップ導体3a、3bのパターン精度に比べ、層間の位置合わせ精度が低いという欠点がある。このため、容量値のばらつきが大きくなってしまいう問題がある。特に、上記のように容量値の大きな容量素子をコンパクトに形成した場合、あるいは、周波数が高い場合等で、平行平板部分の面積の小さい微小な容量値の容量素子では、平行平板部分の面積に対する面積変化量の割合が大きくなり、ばらつきの度合いが増す。図15は従来の高周波直列容量素子のリアクタンス値の周波数特性を示す特性図であり、例として、Ka帯にて構成した直列容量素子の呈するリアクタンス値の周波数特性を示したものである。図中の諸元は図14に示した各パラメータに対応し

たものであり、位置ずれがある場合と無い場合の周波数特性を示した。位置ずれは一方方向にのみ発生すると考えて計算した例であるが、この特性図からリアクタンス値は極めて大きく変動することがわかる。

【0006】

【発明が解決しようとする課題】従来の高周波直列容量素子は以上のように構成されているので、2つのストリップ導体3a、3b相互に位置ずれが生じた場合には、容量値が変化してしまい、結果的に容量値にばらつきが生じてしまう課題があった。特に、LTCC多層回路では、ストリップ導体3a、3bのパターン精度に比べ、層間の位置合わせ精度が低く、その結果、容量値およびリアクタンス値が極めて大きく変動してしまう課題があった。

【0007】この発明は上記のような課題を解決するためになされたもので、容量値誤差が少なく、かつ、ばらつきの少ない高周波直列容量素子を得ることを目的とする。また、このような高周波直列容量素子を構成要素とし、特性が良好で、かつ、ばらつきの少ない高域通過フィルタを得ることを目的とする。

【0008】

【課題を解決するための手段】この発明に係る高周波直列容量素子は、第1のストリップ導体において、第1の平行平板電極の面積を第2の平行平板電極の面積よりも小さく形成すると共に、その第1の平行平板電極にその第1の平行平板電極の幅よりも狭い幅のストリップ導体で形成された高インピーダンス線路を接続するようにしたものである。

【0009】この発明に係る高周波直列容量素子は、第2のストリップ導体において、第2の平行平板電極にその第2の平行平板電極の幅よりも狭い幅のストリップ導体で形成された高インピーダンス線路を接続するようにしたものである。

【0010】この発明に係る高周波直列容量素子は、第1および第2の平行平板電極相互の位置ずれによって生じる平行平板容量素子のリアクタンス変化量を、同じく位置ずれによって生じる高インピーダンス線路のリアクタンス変化量により相殺するように、その高インピーダンス線路のストリップ導体の幅を設定するようにしたものである。

【0011】この発明に係る高域通過フィルタは、直列キャパシタンス回路において、高周波直列容量素子を適用するようにしたものである。

【0012】この発明に係る高域通過フィルタは、並列インダクタンス回路として、遮断周波数において $\lambda/4$ ＊

$$C' = \frac{C}{1 + \omega_0^2 LC}$$

$$L = Z_0 \frac{\omega_0(x_1 - \Delta)\sqrt{\epsilon_r}}{v}$$

$$\omega_0 = 2\pi f_0$$

＊波長以上の電気長を有するオープンスタブを適用するようにしたものである。

【0013】

【発明の実施の形態】以下、この発明の実施の一形態を説明する。

実施の形態1. 図1はこの発明の実施の形態1による高周波直列容量素子を示す構成図であり、図1(a)は平面図、図1(b)は断面図、図1(c)は寸法パラメータを示したものである。図において、1a、1bは地導体(第1、第2の地導体)、2は地導体1a、1b間に設けられた誘電体基板、誘電体層または空気層からなる誘電体層である。3a、3bは誘電体基板の上下面に形成されたストリップ導体(第1、第2のストリップ導体)である。これらストリップ導体3a、3bは、誘電体層2内に略平行に一部が重ね合わせられるように配置され、両端に入力線路4a、出力線路4b、その重ね合わせられた部分により平行平板電極(第1、第2の平行平板電極)5a、5bからなる平行平板容量素子が形成されている。6は平行平板電極5aと入力線路4aとの間に形成された短い高インピーダンス線路である。高インピーダンス線路6は、入力線路4aや平行平板電極5aと一体で形成され、これら入力線路4aや平行平板電極5aの幅よりも狭い幅のストリップ導体7を用いて形成されており、入力線路4aよりも特性インピーダンスが高くなっている。また、 Δ はストリップ導体3a、3b間の位置合わせ公差である。平行平板電極5aは、対向する平行平板電極5bよりも Δ の分だけひとまわり小さく形成されている。

【0014】次に動作について説明する。まず、高周波直列容量素子の電気的な動作について説明する。図2はこの発明の実施の形態1による高周波直列容量素子の等価回路を示す回路図である。図1における高インピーダンス線路6では、幅の狭いストリップ導体7において電流の集中が起こり、このためインダクタンス素子と等価とみなすことができる。ここでインダクタンス値を L とする。一方、平行平板電極5a、5bでは、それらの対向する電極の面積と、2つの電極の間に挟まれた誘電体層2の誘電率で決まる静電容量を呈する。ここで容量値を C' とする。従って、この実施の形態1の高周波直列容量素子の等価回路は、図2のように、 L と C' を直列に接続した回路になる。いま、高周波直列容量素子として所望の静電容量の値が C であるとして、周波数 f_0 において、次式(1)にしたがって L と C' を選ぶ。

【数1】

$$\dots\dots (1)$$

ここで、 v は光速であり、 ϵ_r は誘電体層2の比誘電率、 Z_h は高インピーダンス線路6の特性インピーダンスである。このように L と C' を選ぶと、図2に示すように、 L と C' の直列接続回路が周波数 f_0 において所望の静電容量値 C と単一の回路と全く等価となる。図3はこの発明の実施の形態1による高周波直列容量素子の L と C' の直列接続回路のリアクタンス値の周波数特性を示す特性図であり、同図には、図2の C 単一の回路のリアクタンス値の周波数特性を併記した。この図3より、両者は f_0 のみならず、 f_0 を中心とした広い周波数にわたって、ほぼ同一のリアクタンス値を与えることがわかる。 L の値が小さければ、より広い周波数帯域にわたって両者の誤差が小さくできることは明らかであるが、逆に、ある狭い周波数帯域においてのみ等価であれば良いという場合には、大きな L を充てがうことも可能であることがわかる。なお、この図3でとりあげた C の値は 0.056 pF であり、 f_0 は 25 GHz としている。この条件は、図15に示した従来の高周波直列容量素子のリアクタンス値の周波数特性と同一である。なお、 L として 0.04 nH の素子を用いる場合には、 C' としては 0.053 pF のものを組み合わせることとなる。また、 L を用いたことで、 C' の値は C よりも小さくなる点に注意すべきであり、この点については後述する。このように、周波数 f_0 を中心とする周波数帯域では、この実施の形態1の高周波直列容量素子が電気的に単一の高周波直列容量素子、すなわち、従来の高周波直列容量素子と等価となる。

【0015】次に、この実施の形態1の高周波直列容量素子が、従来の高周波直列容量素子に比べ、ストリップ導体3a、3b相互の位置合わせ誤差に強く、安定した特性が得られることについて説明する。図4はこの発明の実施の形態1による高周波直列容量素子の y 方向の位置ずれの例を示す説明図であり、ストリップ導体3a、3b間で y 方向の位置ずれが起きた場合を示したものである。座標軸は図に示したとおりである。この実施の形態1では、平行平板電極5aが平行平板電極5bより *

$$Z_h = f(B, \epsilon_r, W_1)$$

$$\frac{-1}{\omega_0(C' - \delta C)} - \frac{-1}{\omega_0 C'} + Z_h \frac{\omega_0 \Delta \sqrt{\epsilon_r}}{v} = 0$$

$$\delta C = \frac{\epsilon_0 \epsilon_r W_1 \Delta}{d}$$

上記の式(2)は、 W_1 、高インピーダンス線路6の特性インピーダンス Z_h 、最大位置ずれによる静電容量の変化量 δC 、これらを未知数とする連立方程式となっている。 Z_h 、 δC はいずれも W_1 の関数であるから、基本的には W_1 を決定するための方程式である。ここで、

*も、ストリップ導体3a、3b相互の位置合わせ公差 Δ の分だけひとまわり小さくなっているため、 $+y$ 方向、 $-y$ 方向のいずれの方向に位置ずれが発生しても、対向する平行平板電極の面積は一定である。また、高インピーダンス線路6の長さも変化をしない。このため、 y 方向の位置ずれでは、特性変化は発生しないことがわかる。図5はこの発明の実施の形態1による高周波直列容量素子の x 方向の位置ずれの例を示す説明図であり、ストリップ導体3a、3b間で x 方向の位置ずれが起きた場合を示したものである。この場合は y 方向の位置ずれとは異なり、高インピーダンス線路6の幅の狭いストリップ導体7の幅 W_1 と位置合わせ公差 Δ の積で計算される面積分だけ、平行平板電極の面積が増減し、なおかつ、長さ Δ だけ高インピーダンス線路6の長さが増減する。つまり、図5のように、ストリップ導体3aが x 方向に $+\Delta$ だけずれた場合には、 C' が上記の面積変化分に対応して増加し、高インピーダンス線路6の長さが Δ だけ短くなって L が減少する。また、ストリップ導体3aが x 方向に $-\Delta$ だけずれた場合には、 C' が上記面積変化分に対応して減少し、高インピーダンス線路6の長さが Δ だけ長くなって L が増加する。ここで、 L と C' のそれぞれの素子がなすリアクタンス値について考えてみると、両者のリアクタンス値は符号が逆であると同時に、上記の2つの位置ずれの場合でいずれにおいても、絶対値の変化の方向が同じであることがわかる。つまり、一方の素子のリアクタンス値の変化を、他方の素子とその変化をうち消す方向に変化するため、基本的に位置ずれによる容量値としての特性変化が小さい性質を有しているとわかる。そこで、高インピーダンス線路6における幅の狭いストリップ導体7の導体幅 W_1 を、 L の変化によるリアクタンス値変化で、 C' の変化によるリアクタンス値変化を完全に相殺するように決定すれば、 x 方向の位置ずれに対しても特性変動のない高周波直列容量素子が得られる。すなわち、次式(2)にしたがって W_1 を決定する。

【数2】

$$\dots\dots (2)$$

Z_h の式は関数 f で表しているが、地導体1a、1bの間隔 B 、誘電体層2の比誘電率 ϵ_r 、ストリップ導体7の幅 W_1 等を含む式であれば何れでも良い。最も簡単なものとしては次式(3)がある。

【数3】

$$f(B, \epsilon_r, W_1) = \frac{30\pi K(k)}{\sqrt{\epsilon_r} K(k')} \\ k = \operatorname{sech}\left(\frac{\pi W_1}{2B}\right), \quad k' = \tanh\left(\frac{\pi W_1}{2B}\right) \quad \dots\dots (3)$$

上記の式(3)におけるKは第1種完全楕円積分である。図6はこの発明の実施の形態1による高周波直列容量素子のリアクタンス値の周波数特性を示す特性図であり、上記の式(2)、(3)を用いてW1を決定したときの高周波直列容量素子のリアクタンス値の周波数特性を示したものである。位置ずれが全くない場合と、x方向に位置ずれが+Δ発生した場合と、x方向に-Δ発生した場合の3つを示している。3つの曲線はよく一致し、位置ずれによる特性変動がほとんどないことがわかる。

【0016】以上のように、この実施の形態1では、ストリップ導体3a、3b相互の位置ずれによってリアクタンス値の変動がほとんどなく、特性の良好な高周波直列容量素子を安定して得ることができる。この点は、位置合わせ公差がパターン精度に比べて大きいLTCC多層回路等では極めて有効である。この他、この実施の形態1では、直列の静電容量を呈する平行平板電極5aに高インピーダンス線路6を接続しており、高インピーダンス線路6がインダクタンスLとして働き、平行平板電極5a、5bで必要となる容量値C'は、所要の容量値Cよりも小さくなる。このため、極めて大きな静電容量を必要とする場合には、インダクタンスLの効果で平行平板電極5a、5bの大きさを小さくすることも可能である。使用する周波数範囲が狭い場合などはLの値を大きくすることができるため、縮小効果が大きくなる。このように、容量値の大きな高周波直列容量素子をコンパクトに構成できる。さらに、上記の効果に加え、C'がCよりも小さくなることは、平行平板電極5a、5bの間隔dを大きくすることを可能とする。平行平板電極5a、5b間に挟まれた誘電体層の厚さの誤差は、層の厚さが大きいほど小さくなる傾向があるため、位置ずれのみならず、誘電体層の厚さ誤差に対しても特性変動の少ない高周波直列容量素子を得ることができる。

【0017】実施の形態2。図7はこの発明の実施の形態2による高周波直列容量素子を示す構成図であり、図7(a)は平面図、図7(b)は断面図を示したものである。図において、6aは平行平板電極5aと入力線路4aとの間に形成された短い高インピーダンス線路であり、高インピーダンス線路6aは、入力線路4aや平行平板電極5aと一体で形成され、これら入力線路4aや平行平板電極5aの幅よりも狭い幅のストリップ導体7aを用いて形成されており、入力線路4aよりも特性インピーダンスが高くなっている。これらは、図1における高インピーダンス線路6およびストリップ導体7と同一のものである。また、6bは平行平板電極5bと出力

線路4bとの間に形成された短い高インピーダンス線路であり、高インピーダンス線路6bは、出力線路4bや平行平板電極5bと一体で形成され、これら出力線路4bや平行平板電極5bの幅よりも狭い幅のストリップ導体7bを用いて形成されており、出力線路4bよりも特性インピーダンスが高くなっている。また、Δはストリップ導体3a、3b間の位置合わせ公差である。図8はこの発明の実施の形態2による高周波直列容量素子の等価回路を示す回路図である。これらの図において平行平板電極5aは、対向する平行平板電極5bよりもΔの分だけひとまわり小さく形成されている。高インピーダンス線路6bを出力線路4bと平行平板電極5bの間にも設けた点を除けば、基本的には実施の形態1の高周波直列容量素子と同一の構成であり、同様な動作をする。

【0018】以上のように、この実施の形態2では、高インピーダンス線路6bを出力線路4bと平行平板電極5bの間にも設けているため、平行平板電極5a、5bで必要となる容量値C'は、実施の形態1に比べ、さらに小さくすることができる。このため、より大きな容量値と等価な動作をする高周波直列容量素子を得ることができる。言うまでもなく、誘電体層の厚さに関する効果に関しても、実施の形態1よりも大きな効果を得ることが可能となる。

【0019】実施の形態3。図9はこの発明の実施の形態3によるストリップ線路形高域通過フィルタを示す構成図であり、図9(a)は平面図、図9(b)は断面図を示したものである。図10はこの発明の実施の形態3によるストリップ線路形高域通過フィルタの等価回路を示す回路図である。図において、3a~3gはストリップ導体、5-1a~5-6a、5-1b~5-6bは平行平板電極、8-1~8-5は遮断周波数においてλ/4波長以上の電気長を有するオープンスタブである。6-1~6-6は平行平板電極5と入出力線路4の間、もしくは、平行平板電極5とオープンスタブ8の間に形成された短い高インピーダンス線路である。7-1~7-6は高インピーダンス線路6の幅の狭いストリップ導体を示している。通常、高域通過フィルタは、直列キャパシタンス回路と並列インダクタンス回路の交互接続で構成され、この実施の形態3の高域通過フィルタでは、直列キャパシタンス回路として、実施の形態1の高周波直列容量素子を、また、並列インダクタンス回路として、λ/4より長いオープンスタブ8を適用している。したがって、遮断周波数を含む周波数帯域では、このフィルタの等価回路は図10のようになり、さらに周波数f0では、直列Cと並列Lの交互接続と等価となる。ここで

子のリアクタンス変化量を、同じく位置ずれによって生じる高インピーダンス線路のリアクタンス変化量により相殺するように、その高インピーダンス線路のストリップ導体の幅を設定するように構成したので、第1および第2の平行平板電極相互での位置ずれが高インピーダンス線路にまで及んだ場合においても、リアクタンス値について考えれば、重ね合わせられた部分の面積の変化による容量値の変化を、高インピーダンス線路の長さの変化によるインダクタンスの変化により完全に相殺することができ、結果的には、高周波直列容量素子の容量値誤差をなくすることができる効果がある。

【0026】この発明によれば、直列キャパシタンス回路は、高周波直列容量素子を適用するように構成したので、第1および第2のストリップ導体相互で位置ずれが生じても、直列キャパシタンス回路におけるリアクタンス値の変化がほとんどなく、良好なフィルタ特性を得ることができる効果がある。

【0027】この発明によれば、並列インダクタンス回路として、遮断周波数において $\lambda/4$ 波長以上の電気長を有するオープンスタブを適用するように構成したので、並列インダクタンス回路の特性にも変化がほとんどなく、良好なフィルタ特性を極めて安定して得ることができる効果がある。

【図面の簡単な説明】

【図1】 この発明の実施の形態1による高周波直列容量素子を示す構成図である。

【図2】 この発明の実施の形態1による高周波直列容量素子の等価回路を示す回路図である。

【図3】 この発明の実施の形態1による高周波直列容量素子の L と C' の直列接続回路のリアクタンス値の周波数特性を示す特性図である。

【図4】 この発明の実施の形態1による高周波直列容量素子の y 方向の位置ずれの例を示す説明図である。

【図5】 この発明の実施の形態1による高周波直列容量素子の x 方向の位置ずれの例を示す説明図である。

* 量素子の x 方向の位置ずれの例を示す説明図である。

【図6】 この発明の実施の形態1による高周波直列容量素子のリアクタンス値の周波数特性を示す特性図である。

【図7】 この発明の実施の形態2による高周波直列容量素子を示す構成図である。

【図8】 この発明の実施の形態2による高周波直列容量素子の等価回路を示す回路図である。

【図9】 この発明の実施の形態3によるストリップ線路形高域通過フィルタを示す構成図である。

【図10】 この発明の実施の形態3によるストリップ線路形高域通過フィルタの等価回路を示す回路図である。

【図11】 従来の高周波直列容量素子を直列キャパシタンス回路として用いた高域通過フィルタの反射および通過特性を示す特性図である。

【図12】 この発明の実施の形態3による高域通過フィルタの反射および通過特性を示す特性図である。

【図13】 従来の高周波直列容量素子を示す構成図である。

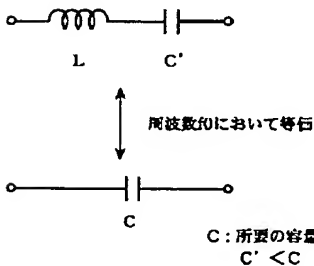
【図14】 従来の2つのストリップ導体相互の位置関係を示す説明図である。

【図15】 従来の高周波直列容量素子のリアクタンス値の周波数特性を示す特性図である。

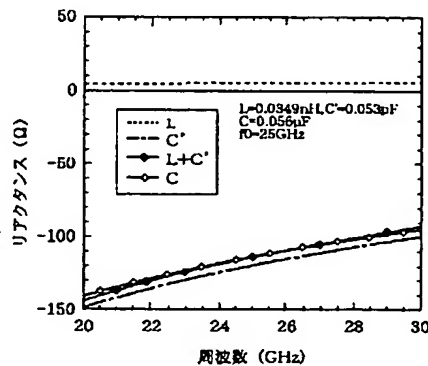
【符号の説明】

1a, 1b 地導体(第1、第2の地導体)、2 誘電体層、3, 3c~3g, 7, 7-1~7-6, 7a, 7b ストリップ導体、3a, 3b ストリップ導体(第1、第2のストリップ導体)、4a 入力線路、4b 出力線路、5, 5-1a~5-6a, 5-1b~5-6b 平行平板電極、5a, 5b 平行平板電極(第1、第2の平行平板電極)、6, 6-1~6-6, 6a, 6b 高インピーダンス線路、8, 8-1~8-5 オープンスタブ。

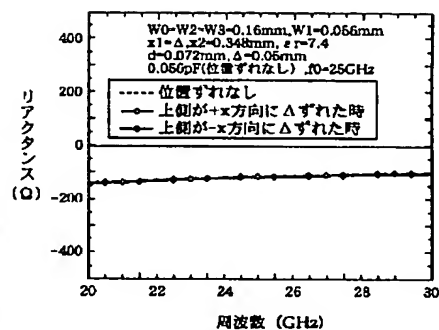
【図2】



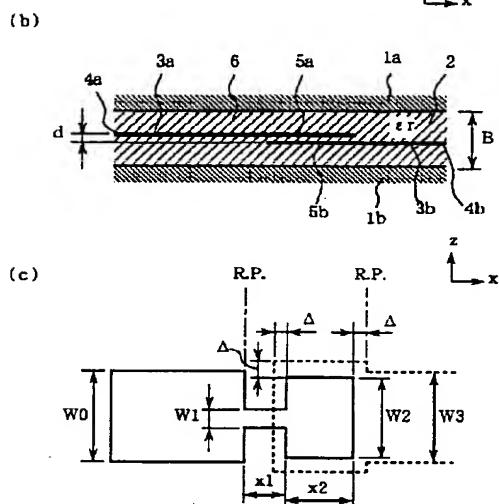
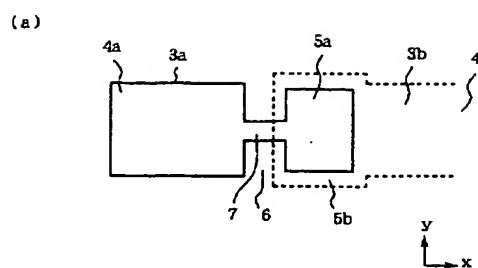
【図3】



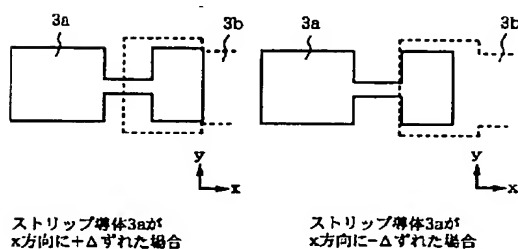
【図6】



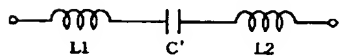
【図1】



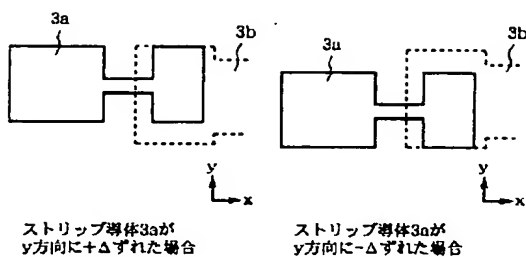
【図5】



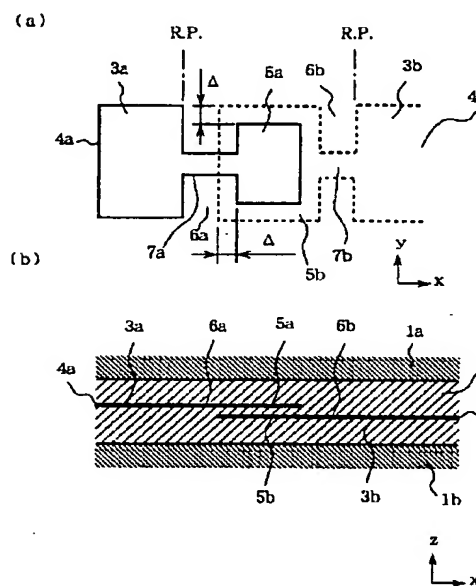
【図8】



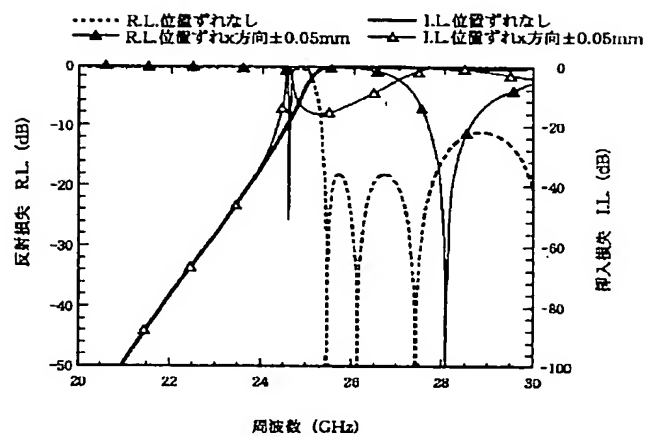
【図4】



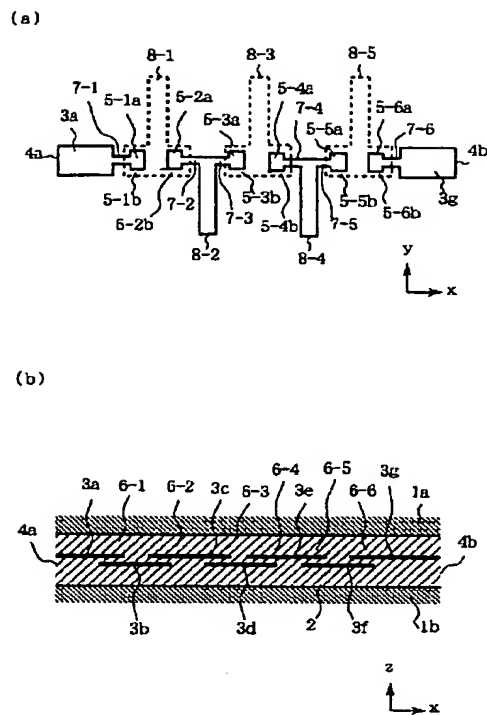
【図7】



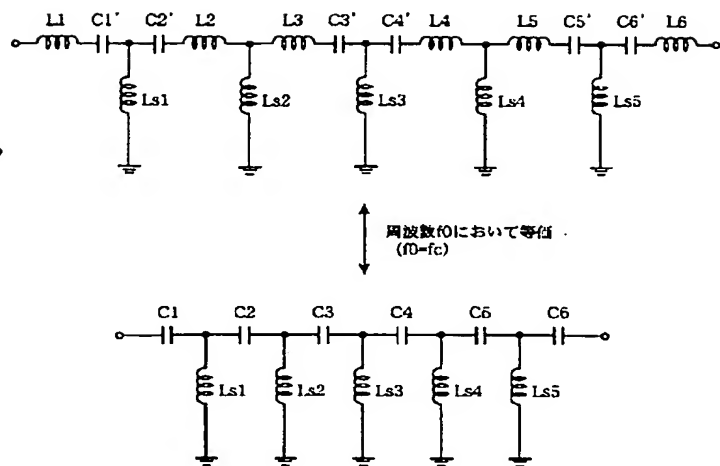
【図11】



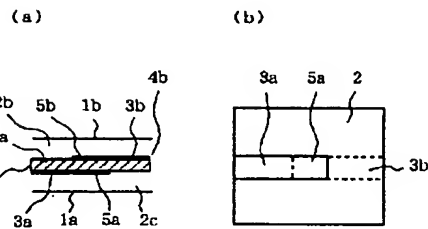
【図9】



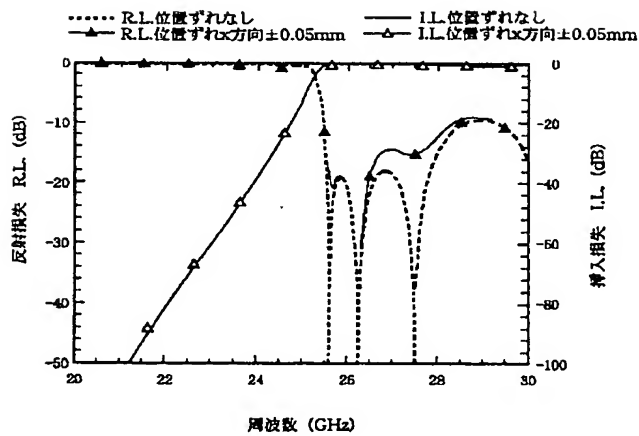
【図10】



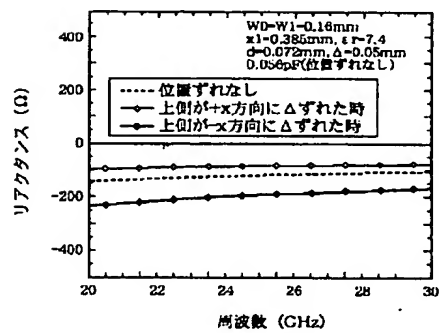
【図13】



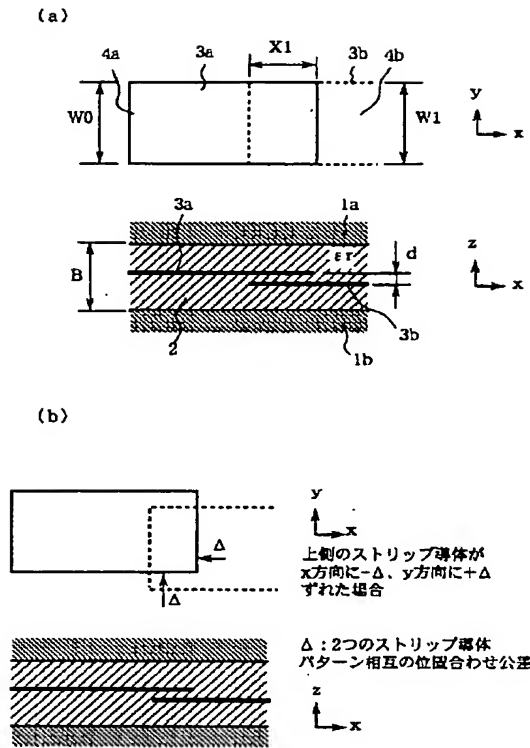
【図12】



【図15】



【図14】



【手続補正書】

【提出日】平成13年4月27日(2001. 4. 27)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0014

【補正方法】変更

【補正内容】

【0014】次に動作について説明する。まず、高周波直列容量素子の電気的な動作について説明する。図2はこの発明の実施の形態1による高周波直列容量素子の等価回路を示す回路図である。図1における高インピーダンス線路6では、幅の狭いストリップ導体7において電*

* 流の集中が起こり、このためインダクタンス素子と等価とみなすことができる。ここでインダクタンス値を L とする。一方、平行平板電極5a、5bでは、それらの対向する電極の面積と、2つの電極の間に挟まれた誘電体層2の誘電率で決まる静電容量を呈する。ここで容量値を C' とする。従って、この実施の形態1の高周波直列容量素子の等価回路は、図2のように、 L と C' を直列に接続した回路になる。いま、高周波直列容量素子として所望の静電容量の値が C であるとして、周波数 f_0 において、次式(1)にしたがって L と C' を選ぶ。

【数1】

$$C' = \frac{C}{1 + \omega_0^2 LC}$$

$$L = Z_h \frac{(x_1 - \Delta) \sqrt{\epsilon_r}}{v}$$

$$\omega_0 = 2\pi f_0$$

..... (1)

ここで、 v は光速であり、 ϵ_r は誘電体層2の比誘電率、 Z_h は高インピーダンス線路6の特性インピーダンスである。このように L と C' を選ぶと、図2に示すように、 L と C' の直列接続回路が周波数 f_0 において所

望の静電容量値 C と単一の回路と全く等価となる。図3はこの発明の実施の形態1による高周波直列容量素子の L と C' の直列接続回路のリアクタンス値の周波数特性を示す特性図であり、同図には、図2の C 単一の回路の

リアクタンス値の周波数特性を併記した。この図3より、両者は f_0 のみならず、 f_0 を中心とした広い周波数にわたって、ほぼ同一のリアクタンス値を与えることがわかる。 L の値が小さければ、より広い周波数帯域にわたって両者の誤差が小さくできることは明らかであるが、逆に、ある狭い周波数帯域においてのみ等価であれば良いという場合には、大きな L を充てがうことも可能であることがわかる。なお、この図3でとりあげた C の値は 0.056 pF であり、 f_0 は 25 GHz としている。この条件は、図15に示した従来の高周波直列容量*

*素子のリアクタンス値の周波数特性と同一である。なお、 L として 0.04 nH の素子を用いる場合には、 C' としては 0.053 pF のものを組み合わせることでとなる。また、 L を用いたことで、 C' の値は C よりも小さくなる点に注意すべきであり、この点については後述する。このように、周波数 f_0 を中心とする周波数帯域では、この実施の形態1の高周波直列容量素子が電氣的に単一の高周波直列容量素子、すなわち、従来の高周波直列容量素子と等価となる。

フロントページの続き

(72)発明者 山縣 浩作
東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内
(72)発明者 浅尾 英喜
東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内

(72)発明者 宮▲さき▼ 守▲やす▼
東京都千代田区丸の内二丁目2番3号 三
菱電機株式会社内
Fターム(参考) 5F038 AC02 AC17 CA01
5J006 HB01 HB05 JA04 LA12 LA28
5J024 AA01 BA11 CA09 EA02